

XUỞNG CỰC TIỂU: HƯỚNG ĐI MỚI CHO NGÀNH CHẾ TẠO VI MẠCH?

GS.TSKH ĐẶNG LƯƠNG MÔ

Bài viết(*) giới thiệu một sáng kiến mới về chế tạo vi mạch, bắt nguồn từ một phương pháp luận đối nghịch với các phương pháp trước đây. Đó là: thay vì đầu tư nhiều tỷ, thậm chí nhiều chục tỷ USD cho một nhà máy sản xuất chip theo xu thế nới rộng khẩu kính lát nguyên liệu thì “xưởng cực tiểu” là hệ thống sản xuất chip chỉ tốn 1/1.000 số tiền đó. Xưởng cực tiểu có triển vọng trở thành một cuộc cách mạng trong công nghệ chế tạo chip, mở ra một thời kỳ “đại chúng hóa” nghiên cứu phát triển vi mạch.

Mở đầu

Từ ngày 5 đến 7.12.2012, đã diễn ra cuộc triển lãm thường niên gọi là SEMICON JAPAN tại khu triển lãm Makuhari Messe, tỉnh Chiba, cạnh thủ đô Tokyo, Nhật Bản.

SEMICON JAPAN là cuộc triển lãm có lịch sử 36 năm, kể từ năm 1977 tới nay. Thời kỳ đầu, nó được tổ chức tại khu triển lãm Harumi (Tokyo). Lần đầu tiên có 157 doanh nghiệp tham gia. Dần dần, số doanh nghiệp tham gia ngày càng đông, vượt quá sức chứa của khu triển lãm Harumi, nên địa điểm triển lãm đã phải đổi đến khu triển lãm Makuhari Messe từ năm 1990. Năm 2012, số doanh nghiệp tham gia đã lên tới 1.500 với 4.500 gian hàng và số người tham quan lên tới 110 ngàn người. Đây là cuộc triển lãm lớn nhất Nhật Bản, và có thể là nhất nhì trên thế giới, nơi hội tụ giao lưu của các nhà chế tạo có liên quan đến vi mạch.

Mỗi năm, cuộc triển lãm đều có một điểm nhấn. Với năm 2012, đó là sự xuất hiện một sản phẩm tân kỳ gọi là “XUỞNG CỰC TIỂU (Minimal Fab)”. Xưởng nói ở đây

chính là “xưởng/nhà máy chip vi mạch” và “cực tiểu” là vi xưởng/nhà máy này chỉ sản xuất một lượng chip “tối thiểu”, “cực tiểu”, thậm chí chỉ “một con chip”!

Trong khi các đại gia về chế tạo vi mạch như Intel, Samsung, TSMC... đua nhau đầu tư cho những nhà máy/xưởng khổng lồ tốn kém nhiều tỷ USD, đồng thời sử dụng những lát nguyên liệu (wafer) ngày một lớn hơn, từ 100 mm (4 inches, 1975) đến 150 mm (5,9 inches, 1980), rồi 200 mm (7,9 inches, 1991), 300 mm (11,8 inches, 2001), thậm chí 450 mm (18 inches, khoảng 2017), thì cũng chính “đại gia” Nhật Bản lại đang nỗ lực phát triển một dòng xưởng/nhà máy hoàn toàn mới lạ. Đó chính là “xưởng cực tiểu”, nhỏ đến không thể nhỏ hơn được nữa! Tại sao vậy?

Dưới đây, trước hết xin phân tích sự phát triển của công nghệ chế tạo chip theo hướng “thu nhỏ thước thiết kế - miniaturization of design rule” đồng thời “nới rộng khẩu kính lát - enlargement of wafer diameter”; sau đó sẽ trình bày lý do tại sao cũng như bối cảnh nào đã dẫn tới sáng kiến “xưởng cực tiểu” này.

Công nghiệp vi mạch trước ngã ba đường

Công nghiệp bán dẫn và vi mạch phát triển không mệt mỏi

Kể từ khi “transistor tiếp xúc điểm (point contact transistor)” được phát minh năm 1948 đến nay, nền công nghiệp bán dẫn và vi mạch đã phát triển không ngừng. Mấy năm gần đây, tuy sự phát triển không có tính bùng nổ như thời kỳ trước, nhưng với sự xuất hiện và phổ cập của những tiện nghi như điện thoại thông minh (smart phone), máy tính bảng (tablet), số lượng chip sản xuất hàng năm vẫn tăng đều đặn.

Theo thống kê của Hội Công nghiệp bán dẫn Mỹ (Semiconductor Industry Association, SIA) thì năm 1977, thị trường bán dẫn của toàn thế giới chỉ là 3,8 tỷ USD, nhưng năm 1983 (tức là 6 năm sau), con số này vượt ngưỡng 10 tỷ USD, năm 1984 tăng gấp đôi thành 20 tỷ USD, 3 năm sau (năm 1987): 30 tỷ USD, năm 1990 vượt 50 tỷ USD, rồi năm 1995 vượt qua ngưỡng 100 tỷ USD để đạt tới con số kỷ lục là 140 tỷ USD! Thế rồi chưa tới 20 năm sau (năm 2012), thị trường vi mạch

thế giới đã đạt tới hơn gấp đôi con số của năm 1995: 291 tỷ USD, với tỷ lệ: Mỹ 53,975 tỷ USD; Nhật Bản: 41,429 tỷ USD; châu Âu: 33,386 tỷ USD; châu Á - Thái Bình Dương: 162,299 tỷ USD.

Theo Tổ chức WSTS (World Semiconductor Trade Statistics), nơi quy tụ tất cả các nhà sản xuất vi mạch chủ yếu trên thế giới, thì thị trường vi mạch thế giới năm 2013 này sẽ lên tới 297,8 tỷ USD (+2,1%), năm 2014 là 312,9 tỷ USD (+5,1%), năm 2015 là 324,9 tỷ USD (+3,8%). Đóng vai trò đầu tàu cho sự tăng trưởng này chính là khu vực châu Á - Thái Bình Dương, kể cả Trung Quốc. Về mặt sản phẩm thì tuy phân khúc còn nhỏ nhưng tỷ lệ tăng trưởng cao là nhóm sản phẩm quang điện tử (opto-electronics) và cảm biến (sensors). Đây là nhờ xu thế tiết kiệm điện thấp sáng bằng đèn LED và sự phát triển mạnh của hệ thống mạng cao tốc đã khiến người ta kỳ vọng là có thể kết nối vào đó bằng công nghệ cảm biến tiến bộ cho rất nhiều ứng dụng mới.

Trong vòng 10 năm đầu của thế kỷ XXI, số người tiêu dùng sản phẩm điện tử đã tăng thêm 1 tỷ người. Đây là nhờ sự tăng trưởng kinh tế của các nước đang phát triển. Thật vậy, cứ nhìn Việt Nam ta cũng thấy vào năm 2000, thì ngay như TV cũng chưa phải là mỗi nhà đều có; điện thoại di động thì giá bán tới vài lượng vàng một cái nên không phải ai cũng có thể mua được; máy vi tính, laptop thì chỉ thấy lác đác. Nhưng 10 năm sau thì sao? TV thì nhà nào cũng có, thậm chí vài chiếc, điện thoại di động thì ngay đến học sinh trung học cũng có, máy vi tính xách tay thì hầu như sinh viên nào cũng sở hữu. Người ta tiên liệu rằng, đến năm 2030 sẽ có thêm 1 tỷ người tiêu dùng cho sản phẩm điện tử, làm tăng tổng dân số thế giới tiêu dùng sản phẩm điện tử

lên 3 tỷ người. Đồng thời, trong thời gian này, thu nhập cá nhân cũng tăng lên, nên nền công nghiệp điện tử sẽ tăng trưởng mạnh hơn nữa. Đương nhiên là nền công nghiệp vi mạch cũng nhờ vậy mà tiếp tục tăng trưởng để đáp ứng được nhu cầu của nền công nghiệp điện tử tiêu dùng.

Xu hướng “thu nhỏ thước thiết kế” và “nới rộng khẩu kính lát”

Cho đến nay, để gia tăng sản lượng, đồng thời cải thiện tính năng, hướng phát triển của sản phẩm vi mạch luôn gồm có 2 vẻ minh bạch. Một là thu nhỏ thước thiết kế, và hai là nới rộng khẩu kính lát nguyên liệu.

Thu nhỏ thước thiết kế chủ yếu là thu nhỏ các nguyên kiện, ở đây là các transistor hiệu ứng điện trường kiểu kim loại - óxit - bán dẫn, thường viết tắt là MOSFET. Thu nhỏ kích thước MOSFET, theo ngôn từ chuyên môn là “thu nhỏ tỷ lệ (scaling down)”, nghĩa là không những thu nhỏ kích thước vật lý (dài, rộng, dày) mà còn cả thu nhỏ điện áp vận hành (operating voltage), dòng điện vận hành (operating current), và như vậy là thu nhỏ luôn cả mức tiêu thụ điện năng (power consumption). Kết quả trực tiếp của việc thu nhỏ tỷ lệ này là nâng cao tần số vận hành (operating frequency) của MOSFET, tức là nâng cao tính năng của chip.

Còn nới rộng khẩu kính lát là gia tăng số lượng chip chế tạo trên mỗi lát nguyên liệu. Một MOSFET được thu nhỏ tỷ lệ như nêu ở trên, thì nếu kích thước bề mặt (dài, rộng) được thu nhỏ lại 1/2, diện tích MOSFET sẽ nhỏ lại 1/4. Như vậy, với cùng một diện tích lát, số lượng chip sản xuất ra sẽ tăng gấp 4 lần. Nếu nới rộng khẩu kính lát, chẳng hạn từ 200 mm tới 300 mm, thì số chip thu được sẽ tăng lên gấp $4 \times (300/200)^2 = 9$ lần.

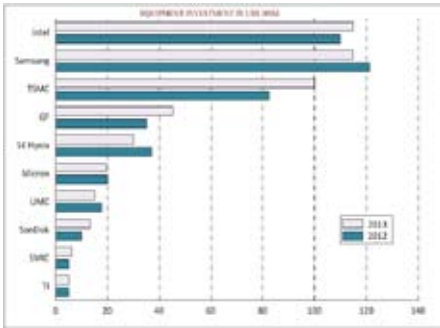
Việc thu nhỏ kích thước nguyên kiện đòi hỏi phải cải tiến công nghệ chế tạo. Khi thước thiết kế còn ở mức trên dưới 1 micromét, thì có thể dùng ánh sáng nhìn thấy được (visible light), nhưng ngày nay, công nghệ chế tạo đã được thu nhỏ tới mức từ vài trăm đến vài chục nanomét, nên phải dùng tia cực tím (ultra-violet, UV) hoặc chùm điện tử (electron beam). Như vậy, máy móc chế tạo cũng trở nên tinh vi hơn và kết quả là, tiền đầu tư cho nhà máy chế tạo ngày càng cao vọt lên.

Tổng vốn đầu tư ngày càng cao

Xem như trên, cuộc chạy đua gia tăng sản lượng đã đổ thêm dầu vào sự phát triển công nghệ chế tạo theo chiều hướng thu nhỏ kích thước thiết kế và nới rộng khẩu kính lát. Sự việc này đã dẫn đến kết quả là, tổng kim ngạch đầu tư cho một nhà máy vi mạch ngày càng cao hơn. Chẳng hạn, nếu đầu tư xây dựng một nhà máy sản xuất vi mạch dùng lát cỡ 300 mm để sản xuất chip theo công nghệ tiên tiến nhất, thì tổng kim ngạch đầu tư sẽ không dưới 5 tỷ USD. Còn nếu đầu tư cho một nhà máy đón trước một thế hệ công nghệ tiên tiến, thì tổng kim ngạch đầu tư phải lên từ 10 đến vài chục tỷ USD. Những con số khủng khiếp này dần dần vượt ra khỏi phạm vi có thể gánh chịu của một doanh nghiệp.

Hình 1 cho thấy kim ngạch đầu tư trong 2 năm (2012 và 2013) của một số nhà sản xuất bán dẫn - vi mạch. Công ty Intel (Mỹ), Samsung (Hàn Quốc) và TSMC (Đài Loan) đều đầu tư trên 10 tỷ USD mỗi năm. Riêng Samsung thì 3 năm liền đều đầu tư nhiều nhất, hơn hẳn các đối thủ khác.

Tình trạng độc chiếm (oligopoly) đầu tư cũng đã xảy ra ngay trong nội bộ nước Nhật. Trong số 12 nhà



Hình 1: đầu tư cho thiết bị chế tạo bởi các nhà sản xuất chip (tính bằng 100 triệu USD)

sản xuất chip của Nhật Bản, thì năm 2007, 4 công ty đầu tư tổng cộng lên tới 1 ngàn 200 tỷ Yên, tức là trên 10 tỷ USD (tính theo hối suất lúc đó): Toshiba đầu tư cho NAND Flash, Elpida Memory cho DRAM, Sony vào dòng SoC để dùng cho trạm chơi game, Panasonic thì nóng lòng muốn hoàn thành dây chuyền SoC kích thước thu nhỏ trước Intel. Tuy nhiên, năm sau, 2008, tổng kim ngạch đầu tư đã giảm đi một nửa (670 tỷ Yên), đến năm 2009, vì ảnh hưởng trực tiếp của vụ Lieman Shock (còn gọi là vụ khủng hoảng Lieman) khiến đồng Yên tăng giá so với USD nên tổng kim ngạch đầu tư lại giảm xuống tới 300 tỷ Yên. Từ đó, hàng năm tổng kim ngạch đầu tư của 12 nhà sản xuất chip Nhật Bản chỉ lè tè ở mức 400 đến 500 tỷ Yên. Năm 2013, tổng kim ngạch đầu tư của 12 nhà sản xuất chip Nhật Bản là 400 tỷ Yên thì Toshiba (dẫn đầu về NAND Flash) chiếm 170 tỷ, Sony (dẫn đầu về CMOS image sensor) chiếm 60 tỷ, Nichi - A Corporation (số 1 thế giới về LED) 50 tỷ; như vậy chỉ ba công ty này đã chiếm 70% tổng kim ngạch đầu tư.

Không chỉ ở sân chơi của những nhà sản xuất chip người ta thấy cảnh tượng độc chiếm đầu tư bởi vài nhà sản xuất khổng lồ, mà ngay cả tại sân chơi của các nhà sản xuất thiết bị đầu ngọn (front-end equipments), hay tại sân chơi

của các nhà sản xuất thiết bị đầu cuối (back-end equipments) thì tình trạng đó cũng đang diễn ra. Các nhà sản xuất đều lo liên kết với nhau để có đủ tiền cho nghiên cứu phát triển đáp ứng nhu cầu đối với thiết bị chế tạo cho những thế hệ công nghệ ngày càng tiến bộ đòi hỏi những khoản tiền nghiên cứu phát triển khổng lồ, nhưng đồng thời họ lại phải đối phó với tình trạng số khách hàng giảm đi vì chỉ có vài khách hàng có thể kham được khoản đầu tư khổng lồ cho những thế hệ công nghệ mới.

Cụ thể là để đối phó với tình trạng độc chiếm sân chơi bởi một thiểu số nhà sản xuất chip, các công ty hàng đầu về thiết bị chế tạo bán dẫn đã liên kết với nhau để tạo thế vững chắc trong hoạt động nghiên cứu phát triển. Ngày 24.9.2013, công ty số 1 về thiết bị chế tạo Applied Materials (Mỹ) và công ty số 3 Tokyo Electron (Nhật Bản) đã ký kết thỏa thuận hợp nhất kinh doanh với tổng số cổ phần hợp nhất lên tới 29 tỷ USD. Đồng thời, trong nhóm những nhà sản xuất thiết bị kiểm tra thì công ty số 1 Advantest đã mua đồng nghiệp Verigy, tạo ra thế cân bằng "nhị cường" với Teradyne. Mặt khác, trong nhóm nhà sản xuất thiết bị quang khắc (lithography) thì công ty số 1 ASML đã phải dựa vào sự xuất vốn của Intel, TSMC và Samsung để có thể nghiên cứu phát triển thiết bị thế hệ tương lai.

Tháng 5.2008, 3 nhà sản xuất chip khổng lồ là Intel, Samsung, TSMC cộng với Global Foundry và IBM đã kết hợp thành một liên minh (consortium) đặt tên là G450C để cùng nhau nghiên cứu phát triển sản chế tạo 450 mm. 5 công ty đã đầu tư tổng kim ngạch 4,4 tỷ USD để xây dựng một nhà máy "thí điểm" cho công nghệ chế tạo dùng lát 450 mm ở Albany thuộc Bang New York, Mỹ. Họ thúc giục các nhà sản

xuất thiết bị chế tạo bán dẫn gấp rút nghiên cứu phát triển dòng thiết bị cho công nghệ lát khổng lồ này. Một xưởng chế tạo đại trà dùng lát 450 mm cần đến một khoản đầu tư lên tới trên 10 tỷ USD. Đương nhiên là trên thế giới ngày nay, chỉ có một thiểu số nhà sản xuất chip có thể kham nổi số tiền đầu tư khổng lồ này. Hiện nay, mới chỉ thấy Intel, Samsung và TSMC công bố ý định đầu tư cho nhà máy dùng lát 450 mm. Các nhà sản xuất Nhật Bản thì cho đến giờ phút này chưa thấy lên tiếng về vấn đề đầu tư cho một xưởng chế tạo như vậy. G450C và TSMC thì công bố mốc thời gian cho xưởng 450 mm bắt đầu sản xuất đại trà là năm 2018.

Đối với các nhà sản xuất thiết bị chế tạo vi mạch thì mặc dù phải đầu tư một khoản tiền khổng lồ để nghiên cứu phát triển thế hệ thiết bị dùng lát 450 mm, nhưng sẽ chỉ bán được cho 2 đến 3 khách hàng, thì làm sao có thể thu hồi được vốn? Do đó, họ không mặn mà với xu thế 450 mm này. Chưa kể, trong các thiết bị chế tạo, trừ thiết bị quang khắc thông thường gọi là stepper, mà trong mỗi "bước (step)" nó chỉ phát chùm tia cực tím vào một diện tích nhỏ rồi "lặp lại" (step & repeat), nên việc nới rộng khẩu kính lát tương đối dễ thực hiện, nhưng với những thiết bị khác thì không dễ dàng. Chẳng hạn, với những thiết bị "ăn mòn khô (dry etching)" hoặc thiết bị "lắng đọng hơi hóa học (Chemical Vapor Deposition, CVD)" thì phản ứng hóa học phải diễn ra đồng loạt và đồng đều trên toàn diện tích lát, nên việc nới rộng khẩu kính lát sẽ gây khó khăn không nhỏ. Thêm nữa, như Intel đã từng công bố, hiện nay họ đang ở mức công nghệ 22 nanomét, sẽ chuyển sang công nghệ 14 nanomét, đồng thời, sẽ tái sử dụng khoảng 60-70% thiết bị cũ! Như vậy, lợi nhuận cho nhà sản xuất thiết bị chế tạo sẽ dần ít đi như

đi vào đường xoắn ốc (spiral) theo chiều mỗi vòng một nhỏ đi. Đây cũng là lý do tại sao xu hướng nói rộng khẩu kính lát không làm phần khởi các nhà sản xuất thiết bị chế tạo.

Mặt khác, với các nhà sản xuất chip Nhật Bản, thì mặc dù vốn là “vô địch” trong suốt mấy thập kỷ từ 1980 tới hết thế kỷ trước, nhưng với sự xuất hiện của những đối thủ cạnh tranh sinh sau đẻ muộn nhưng được thời cơ là sự bùng phát của các tiện nghi điện tử tiêu dùng cá nhân như điện thoại di động, máy vi tính xách tay... và nhất là nhờ ưu thế về mức giá lao động rẻ, tỷ lệ chiếm hữu thị trường (market share) của các nhà sản xuất Nhật Bản đã giảm đi.

Trên đây, với hai lý do chủ yếu: đầu tư quá lớn cho thế hệ công nghệ mới và tỷ lệ chiếm hữu thị trường suy giảm đã buộc nền công nghiệp vi mạch Nhật Bản phải tìm một phương pháp luận mới cho công nghệ chế tạo, tìm một lối thoát mới cho sự phát triển bền vững hơn. “Xưởng cực tiểu” đã ra đời trong bối cảnh đó.

Xưởng cực tiểu

Sự dịch chuyển phương pháp luận giữa hai thái cực

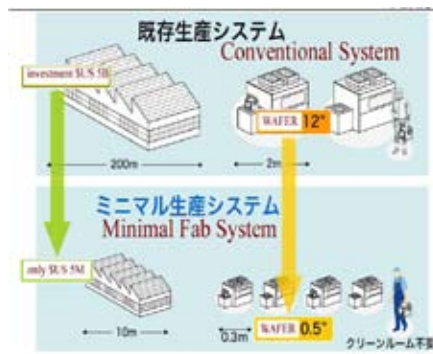
Xưởng cực tiểu là sáng kiến bắt nguồn từ sự lật ngược mô hình tiến hóa theo chiều nói rộng khẩu kính lát với phương pháp luận là tăng trưởng bằng gia tăng đầu tư theo hàm mũ (exponential function). Phương pháp luận mới, mô hình mới là thu nhỏ lát đến cực tiểu khiến cho vốn đầu tư cũng tiệm cận đến cực tiểu.

Nếu xu thế hiện nay của thế giới là nói rộng khẩu kính lát cho tới một thái cực là 450 mm, thì sáng kiến xưởng cực tiểu là thái cực đối nghịch: dùng khẩu kính lát 12,5 mm (0,5 inches). Nói cách khác,

đây là công nghệ chế biến “1 chip trên 1 lát”. Như đã khái quát ở trên, nếu một dây chuyền sản xuất chip dùng lát 300 mm cho công nghệ tiên tiến đòi hỏi một khoản tiền đầu tư lên tới 5 tỷ USD, thì một dây chuyền “xưởng cực tiểu” sẽ chỉ tốn 1/1.000 số tiền đó, tức là chỉ có 5 triệu USD.

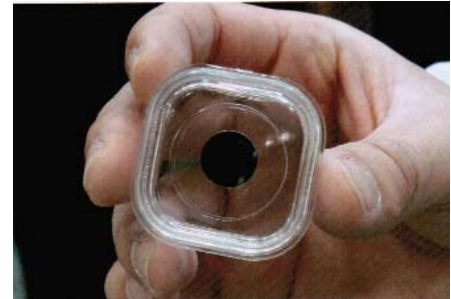
Sơ lược về xưởng cực tiểu

Hình 2 so sánh một cách tương trưng 2 cơ sở sản xuất chip, một là nhà máy hiện đại dùng lát nguyên liệu khổ lớn và một là nhà máy dùng xưởng cực tiểu. Hình 3 cho thấy một lát nguyên liệu khổ 12,5 mm (0,5 inches) dùng cho xưởng cực tiểu ở thời điểm này. Hình 4 chụp một số đơn vị thiết bị dùng cho xưởng cực tiểu, mỗi đơn vị chỉ bằng một tủ lạnh nhỏ dùng trong gia đình. Đặc điểm nổi bật nhất của xưởng cực tiểu là tất cả quy trình chế tạo đều diễn ra trong một không gian nhỏ của một tủ lạnh gia đình. Trong không gian nhỏ như



Hình 2: so sánh xưởng dùng lát khẩu kính lớn và hệ thống dùng xưởng cực tiểu

vậy, việc rút sạch bụi là việc làm dễ dàng và rẻ tiền. Khái niệm phòng sạch, với quy mô lớn, chi phí vận hành khổng lồ, sẽ không tồn tại với xưởng cực tiểu này. Đây chính là ưu điểm vượt trội của xưởng cực tiểu so với một nhà máy khổng lồ đòi hỏi khoản tiền đầu tư “khủng” như hiện nay.



Hình 3: một lát nguyên liệu dùng cho xưởng cực tiểu, khẩu kính 12,5 mm

Hình 5 chụp 1 đơn vị thiết bị cực tiểu so sánh với một người bình thường để thấy rõ kích thước của nó trên thực tế. Người đứng trước thiết bị là TS Shiro HARA, Trưởng nhóm nghiên cứu Hệ thống cực tiểu, Bộ môn Điện tử-nano, Viện KH&CN tiên tiến Nhật Bản (Viện AIST).



Hình 4: các đơn vị thiết bị cực tiểu

Viện AIST đặt ở Đô thị Đại học và Nghiên cứu Tsukuba (tên tiếng Anh viết gọn là Tsukuba Science City), một đô thị có tổng diện tích 2.700 ha, với hơn 300 viện/trung tâm nghiên cứu và doanh nghiệp; dân số hơn 20 ngàn người, trong đó có hơn 7.200 tiến sỹ làm công tác nghiên cứu. Đô thị đã bắt đầu được xây dựng từ những năm đầu của thập kỷ 60 và ngày nay nó được đánh giá là một trong những đô thị đại học và nghiên cứu lớn nhất thế giới. TS HARA trong bài phát biểu với tựa đề “Sáng kiến Minimal Fab và tổ chức phát triển” tại cuộc Hội thảo SEMI FORUM JAPAN ngày 21.5.2013 đã cho biết lộ trình phát



Hình 5

triển hệ thống xưởng cực tiểu và tổ chức phát triển gồm có hàng trăm doanh nghiệp sản xuất thiết bị chế tạo, nhiều viện/trung tâm nghiên cứu và đại học danh tiếng tham gia.

Tại cuộc triển lãm SEMICON JAPAN 2012, hệ thống mới chế tạo chip Minimal Fab System đã được đem ra trình diễn một quy trình quang khắc (lithography process) không thực hiện trong phòng sạch (xem hình 6). Số nhà nghiên cứu, nhà sản xuất thiết bị chế tạo đăng ký tham quan là 3.000 người, nhưng thực sự đã có tới 5.000 người trực tiếp tham quan sự kiện lịch sử này.

Với thành tựu cơ bản đã được chứng minh qua cuộc triển lãm nêu trên, TS HARA đã đưa ra lộ trình phát triển có thể tóm tắt bằng những mốc thời gian sau: (a) Từ năm 2013 đến 2015, phát triển kỹ thuật chế tạo cốt cán; (b) Từ năm 2016 đến năm 2020, phát triển dây chuyền thực dụng sản xuất cực tiểu.

Trong hàng trăm đơn vị tham gia tổ chức nghiên cứu phát triển hệ thống xưởng cực tiểu này, người ta thấy có rất nhiều đại gia quen thuộc trong lĩnh vực chế tạo chip và nhiều đại học lớn, danh tiếng của Nhật Bản, kể cả những đại học có giải Nobel.



Hình 6: quang cảnh trình diễn một quy trình chế tạo vi mạch không ở trong phòng sạch

Thay lời kết

Một dây chuyền sản xuất chỉ cần đến 5 triệu USD sẽ tạo ra một cuộc cách mạng không những trong sản xuất công nghiệp đại trà, mà sẽ có sức lan tỏa không ngừng. Các công ty vừa và nhỏ, thậm chí “manh mún”, các trường đại học, viện nghiên cứu, các khoa hay bộ môn hoặc ngay cả một phòng thí nghiệm nhỏ của một giảng viên, các nhóm nghiên cứu tư nhân... đều có thể tham gia vào “sân chơi” nghiên cứu phát triển công nghệ bán dẫn - vi mạch. Thời đại chỉ có các “ông lớn”, các “người khổng lồ” mới được hưởng đặc quyền chế tạo chip sẽ cáo chung, để khởi đầu cho một thời đại mới mà nghiên cứu phát triển công nghệ bán dẫn - vi mạch sẽ được “đại chúng hóa” với trăm hoa đua nở. Các công nghệ mới, những phát minh tân kỳ trong lĩnh vực bán dẫn - vi mạch rồi đây sẽ nở rộ, có thể là ngay từ những nhóm nghiên cứu nhỏ, thậm chí từ một cá nhân, từ những tổ chức, những vùng đất xưa nay xa lạ đối với sự phát triển của khoa học công nghệ bán dẫn - vi mạch. Những ngôn từ đặc trưng của nền công nghiệp vi mạch hiện nay như “độc chiếm”, “độc quyền”... sẽ đi vào quên lãng. Những đột phá mới trong khoa học công nghệ bán dẫn - vi mạch sẽ còn có nhiều cơ hội xuất hiện và sẽ đóng góp nâng cao hơn nữa cuộc

sống tiện nghi, hạnh phúc của nhân loại.

Hy vọng rằng những thông tin trong bài này sẽ cung cấp thêm tài liệu tham khảo cho Chương trình phát triển vi mạch của thành phố Hồ Chí Minh giai đoạn 2013-2020, cũng như cho các cơ quan hữu quan khác, kể cả các bộ/ngành trung ương, trong sự lựa chọn một hướng đầu tư mà trong đó không chỉ những đại gia, những tổng công ty với khả năng huy động về đầu tư nhiều trăm triệu USD, mà ngay các trường đại học, viện nghiên cứu trong toàn quốc, với khoản đầu tư tương đương hoặc nhỏ hơn một phòng thí nghiệm trọng điểm quốc gia, cũng có thể vào “cuộc chơi” lý thú này, để tạo ra một hệ sinh thái nghiên cứu phát triển khoa học và công nghệ chế tạo bán dẫn - vi mạch góp phần vào mục tiêu lớn: công nghiệp hóa, hiện đại hóa đất nước ■

(*) Bài này đúc kết từ tập Minimaruru Fabu Handobukku (Cẩm nang Xưởng cực tiểu), tiếng Nhật, do Sangyo-Times xuất bản ngày 4.12.2013, và bài phát biểu trước cuộc hội thảo SEMI FORUM JAPAN ngày 21.5.2013 của TS Shiro HARA, Trưởng nhóm nghiên cứu Xưởng cực tiểu, Viện KH&CN tiên tiến Nhật Bản, tên tiếng Anh là National Institute of Advanced Science and Technology (viết tắt là AIST).