

VI MẠCH SỐ CÔNG SUẤT THẤP “MADE IN VIETNAM”

Sự bùng nổ của cuộc cách mạng công nghiệp lần thứ 4 khiến số lượng các thiết bị Internet vạn vật (IoT) đang gia tăng nhanh chóng. Cisco dự đoán đến năm 2020, số lượng thiết bị IoT sẽ đạt con số 26 tỷ. Thực tế này đòi hỏi các vi mạch phải có công suất tiêu thụ thấp để tiết kiệm năng lượng và kéo dài thời gian hoạt động của thiết bị.

Nhằm hỗ trợ cho ngành công nghiệp vi mạch còn non trẻ của Việt Nam, Dự án Đẩy mạnh đổi mới sáng tạo thông qua nghiên cứu, khoa học và công nghệ (FIRST) đã hỗ trợ các nhà khoa học thuộc Phòng thí nghiệm Xử lý tín hiệu số và Hệ thống nhúng - DESLAB (Khoa Điện tử - Viễn thông, Trường Đại học Khoa học Tự nhiên, Đại học Quốc gia TP Hồ Chí Minh) thực hiện Dự án “Kỹ thuật thiết kế vi mạch công suất thấp, công nghệ và ứng dụng” do TS Lê Đức Hùng làm chủ nhiệm. Kết quả ban đầu thu được rất khả quan...

SOTB - Công nghệ giàu tiềm năng

Hiện nay, các thiết bị di động đang được sử dụng rất rộng rãi. Theo số liệu thống kê của Cisco, cho đến hết năm 2017 có khoảng 3 tỷ thiết bị di động kết nối internet (điện thoại di động, tablet, máy tính xách tay...) và với sự bùng nổ của cuộc cách mạng công nghiệp lần thứ 4, dự báo các thiết bị IoT sẽ gia tăng nhanh chóng, đạt con số hơn 26 tỷ vào năm 2020. Sự phát triển của thiết bị IoT sẽ dẫn đến yêu cầu vi mạch phải có công suất tiêu thụ thấp*

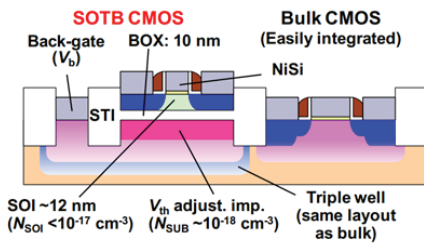
*Công suất tiêu thụ trên mạch điện đóng vai trò rất quan trọng trong các thiết bị điện tử. Nó ảnh hưởng đến thời gian hoạt động và công suất tiêu thụ của thiết bị.

để tiết kiệm năng lượng và kéo dài thời gian hoạt động của thiết bị. Công nghệ SOTB (Silicon on Thin BOX) - một dạng linh kiện SOI (Silicon-on-Insulator) - đang được coi là “chìa khóa” giúp giải quyết vấn đề này. Hiện nay, không chỉ các hãng công nghệ lớn như Sony, Samsung, NXP... đầu tư nghiên cứu SOI, mà ngay cả Trung Quốc cũng đặt kỳ vọng rất lớn vào công nghệ này. Trung Quốc đang có chương trình đầu tư 100 tỷ USD với tham vọng thống lĩnh công nghiệp vi mạch trong vòng 10 năm tới, trong đó một phần lớn ngân sách dành cho chuyển giao công nghệ SOI.

SOTB là một loại linh kiện FD-SOI (Fully Depleted Silicon-

on-Insulator) MOSFET, trong đó sử dụng 1 lớp ô-xít chôn (Buried Oxide - BOX) siêu mỏng dưới lớp silicon tích cực. Trong linh kiện SOTB, điện thế phân cực thân được áp vào lớp BOX mỏng này. Hình 1 là mặt cắt ngang cấu trúc linh kiện SOTB. Cấu trúc linh kiện SOI này không chịu ảnh hưởng nhiều bởi hiệu ứng kênh hẹp và cho phép một thiết kế hoạt động ở nhiều ngưỡng điện thế, lý do là nồng độ pha tạp cao trong lớp nền dưới lớp BOX mỏng. Ngoài ra, các transistor nội khối cho các hoạt động ngõ I/O điện thế cao có thể được tích hợp dễ dàng bằng cách loại bỏ lớp BOX mỏng. Lớp cách ly này có ưu điểm là loại bỏ các điện dung ký sinh trong quy trình CMOS nội khối (Bulk

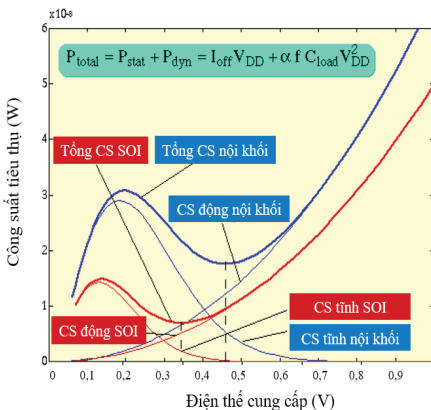
CMOS). Điều này cho phép các mạch điện linh kiện SOTB hoạt động với điện thế thấp, do đó giảm công suất tiêu thụ của hệ thống và làm tăng tốc độ. Hơn nữa, công nghệ SOTB cho phép các thiết kế có mật độ cao hơn và đáng tin cậy hơn.



Hình 1. Mặt cắt cấu trúc linh kiện công nghệ SOTB.

Nguồn: Renesas Electronics.

Ưu điểm của công nghệ SOTB là điện dung mỗi nối thấp, dòng rỉ thấp, không có hiện tượng latch-up, độ nhạy theo biến thiên nhiệt độ thấp, điện môi cách ly hoàn toàn...



Hình 2. Công suất (CS) tiêu tán với nguồn của 1 cổng logic dùng linh kiện SOI và CMOS.

Hình 2 cho thấy sự tiêu thụ công suất của một cổng logic CMOS so với điện thế nguồn

dùng công nghệ Bulk CMOS và công nghệ SOI. Công suất tiêu thụ bao gồm công suất động và công suất tĩnh. Công suất tĩnh là công suất tiêu tán trong quá trình standby gây ra bởi dòng rỉ ($I_{off}V_{DD}$). Trong khi đó, công suất động là công suất tiêu thụ trong quá trình hoạt động hoặc chuyển mạch, nó phụ thuộc vào tần số xung clock, điện dung tải, điện thế cung cấp ($fC_LV_{DD}^2$). Do lớp cách ly ô-xít, nên điện dung ký sinh cực nguồn/máng thấp, dẫn đến công suất động thấp. Do đặc tính dưới ngưỡng tốt, dòng rỉ trong linh kiện SOTB cũng nhỏ hơn so với Bulk CMOS. Vì vậy, công suất tiêu thụ tổng cộng của mạch điện dùng công nghệ SOTB nhỏ hơn nhiều so với mạch điện dùng công nghệ Bulk CMOS.

Một kỹ thuật đã từng được sử dụng hiệu quả trong phương pháp bulk truyền thống là kỹ thuật back-bias (cấp điện thế nền V_{bb}). Kỹ thuật này cho phép nhà thiết kế cấp một điện thế (âm hoặc dương tùy tình huống) vào nền chip (V_{bb}), dẫn đến điều khiển gia giảm được V_{th} , khiến cho giá trị V_{th} trở nên linh hoạt hơn và phù hợp với nhiều ứng dụng khác nhau. Kỹ thuật này đã từng là một công cụ rất mạnh được sử dụng để gia tăng hiệu suất chip chống lại sự tác động của nhiệt độ cũng như chống lại hiện tượng V_{th} biến đổi. Tuy nhiên, ngày nay kỹ thuật này đã không còn được sử dụng trong phương pháp thiết kế bulk truyền thống nữa. Lý do là vì khi áp điện thế nền V_{bb} sẽ dẫn đến tăng dòng rỉ giữa nguồn/máng vào nền chip. Với kích thước chip nhỏ như hiện

tại, thì dòng rỉ do kỹ thuật back-bias V_{bb} này gây ra không đủ để bù cho các tác động tích cực mà nó mang lại. Tuy nhiên, với kỹ thuật SOTB mới này, hiện tượng dòng rỉ nguồn/máng vào nền đã bị loại bỏ gần như triệt để nhờ vào lớp đệm BOX ngăn cách giữa transistor và nền. Như vậy, kỹ thuật back-bias V_{bb} có thể được ứng dụng trong phương pháp thiết kế SOTB mà không gây ra hiện tượng xấu đáng kể nào đi kèm.

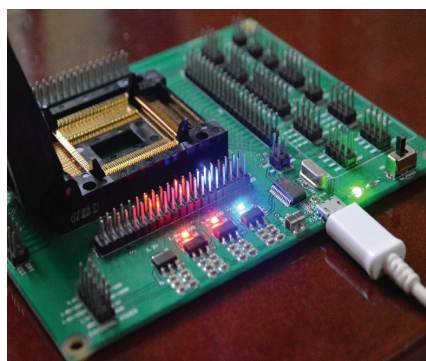
Chip sử dụng vi mạch thiết kế SOTB có thể dùng trong các ứng dụng IoT như hệ thống giám sát rò rỉ nước qua đường ống, bãi đỗ xe thông minh, đèn đường thông minh, giám sát ô nhiễm không khí... nếu kết hợp với mạng LoRaWan (mạng diện rộng công suất thấp dành cho các thiết bị IoT) sẽ là một cách hữu hiệu để triển khai các giải pháp thành phố thông minh.

Thành quả bước đầu của Dự án

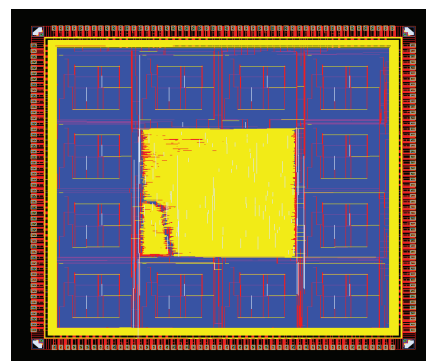
Nền công nghiệp vi mạch Việt Nam đang được Nhà nước đầu tư để trở thành một trong những mũi nhọn công nghệ quốc gia. Một số con chip đã được giới thiệu, tuy nhiên các con chip này vẫn chưa được tối ưu về hiệu suất và công suất tiêu thụ. Vì vậy, nghiên cứu ứng dụng SOTB đang là mục tiêu của các nhà khoa học Việt Nam. Được sự hỗ trợ của FIRST, các nhà khoa học thuộc Phòng thí nghiệm Xử lý tín hiệu số và Hệ thống nhúng - DESLAB (Khoa Điện tử - Viễn thông, Trường Đại học Khoa học Tự nhiên, Đại học

Quốc gia TP Hồ Chí Minh) đã triển khai thực hiện Dự án “Kỹ thuật thiết kế vi mạch công suất thấp, công nghệ và ứng dụng”. Mục tiêu của Dự án là mời các chuyên gia giỏi của Nhật Bản chuyển giao công nghệ và kỹ thuật thiết kế vi mạch công suất thấp SOTB 65 nm; xây dựng quy trình và kỹ thuật thiết kế vi mạch số công suất thấp, nghiên cứu và thực hiện trên công nghệ SOTB 65 nm; góp phần thiết kế ra các con chip “made in Vietnam” có công suất tiêu thụ thấp, giúp tăng hiệu quả sử dụng, tiết kiệm năng lượng và có tác động tích cực gián tiếp đến môi trường. Các phương pháp thiết kế công suất thấp sẽ được chạy tự động để tăng hiệu quả, tiện lợi và dễ sử dụng. Dự án được Trường Đại học Khoa học Tự nhiên (Đại học Quốc gia TP Hồ Chí Minh), Trường Đại học Điện tử - Truyền thông UEC (Tokyo, Nhật Bản) phối hợp thực hiện, TS Lê Đức Hùng là chủ nhiệm. SOTB là công nghệ đang được Công ty Renesas Electronics (Nhật Bản) giữ bản quyền sản xuất. Dự án công nghệ SOTB được cùng nghiên cứu và phát triển bởi các công ty Renesas, Hitachi và các trường đại học tại Nhật Bản từ 2011 đến 2014. Trong đó, TS Lê Đức Hùng là một trong những thành viên tham gia ngay từ khi bắt đầu đến khi đóng dự án công nghệ SOTB này.

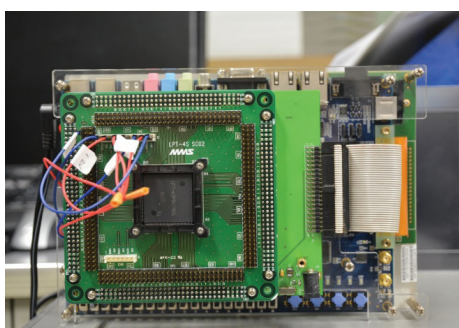
Trong thời gian 18 tháng, Dự án đã hoàn thành việc xây dựng quy trình thiết kế vi mạch số công suất thấp chạy script tự động Place & Route (dùng các kỹ thuật công suất thấp như Clock



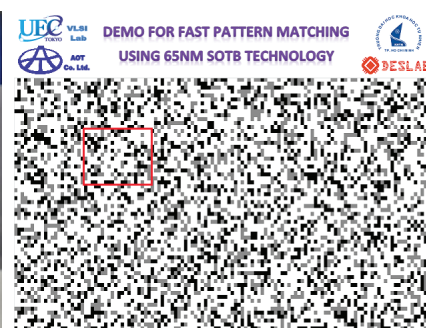
Hình 3. Bo mạch test chip trên công nghệ SOTB 65 nm.



Hình 4. Chip ứng dụng trên công nghệ SOTB 65 nm.



Hình 5. Ứng dụng dò tìm và nhận dạng dữ liệu tốc độ nhanh trên chip công nghệ SOTB 65 nm.



gating, Power gating, Multi- V_{th} , Multi- V_{DD}); thiết kế bo mạch test chip trên công nghệ SOTB 65 nm (hình 3, 4); góp phần hình thành mạng lưới và nhóm các chuyên gia trong nước và chuyên gia Nhật Bản về thiết kế vi mạch công suất thấp; thiết kế và đúc các con chip với các ứng dụng thiết kế như: lõi xử lý tín hiệu số DSP 16-bit, lõi biến đổi Cosine rời rạc (DCT) cho các ứng dụng nén và giải nén video chuẩn H.265, hệ thống dò tìm dữ liệu tốc độ cực nhanh dùng bộ nhớ CAM (hình 5).

Lĩnh vực vi mạch số công suất thấp đang được kỳ vọng đóng góp các sản phẩm vi mạch có công suất tiêu thụ thấp, góp phần tiết kiệm năng lượng, nâng cao hiệu suất hoạt động và bảo vệ

môi trường; tạo ra các sản phẩm có hàm lượng khoa học công nghệ và giá trị gia tăng cao. Với những kết quả đạt được, có thể nói Dự án “Kỹ thuật thiết kế vi mạch công suất thấp, công nghệ và ứng dụng” đang đóng góp tích cực vào việc xây dựng quy trình kỹ thuật thiết kế vi mạch số công suất thấp tự động trên các con chip điện tử và góp phần xây dựng nền công nghiệp vi mạch trong nước - một trong những lĩnh vực mũi nhọn đang được Nhà nước ưu tiên phát triển ✍

Minh Nguyệt